

PATENT ABSTRACTS OF JAPAN

(11)Publication number :

05-060535

(43)Date of publication of application : 09.03.1993

(51)Int.Cl.

G01B 11/24

G01N 21/88

G06F 15/62

H05K 3/00

(21)Application number : 03-225898

(71)Applicant : MATSUSHITA ELECTRIC IND
CO LTD

(22)Date of filing : 05.09.1991

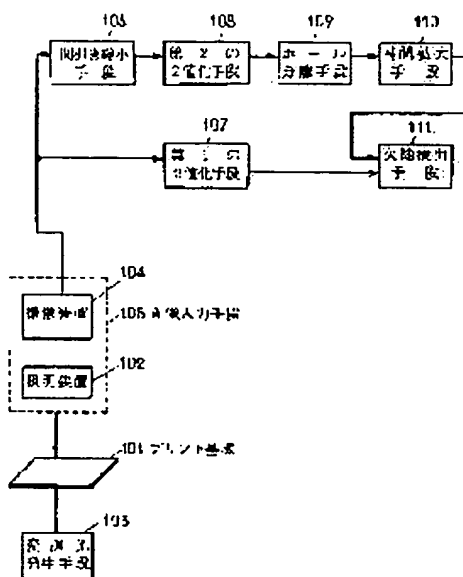
(72)Inventor : YAMAMOTO ATSUHARU
MARUYAMA YUJI
KAWAMURA HIDEAKI
KAWAKAMI HIDEHIKO

(54) WIRING PATTERN INSPECTION DEVICE

(57)Abstract:

PURPOSE: To form an accurate and stable modulated stripe pattern at the through-hole section of a printed circuit board, and enable the land section thereof to be inspected by detecting an image of light reflected from the board and an image of transmitted light with a single image pickup device.

CONSTITUTION: A printed circuit board 101 is illuminated with a lighting device 102 from above, and an image of reflected light is inputted as a variable density image via an image input means 105. Concurrently, modulated illumination light is irradiated from under the board 101 at the predetermined cycle, and an image of reflected light is inputted with the means 105. Then, an image from the means 105 is compared with the predetermined threshold value by means of the first binary coding means 107, and converted to a



binary coded image. Also, the threshold value is so selected that the modulated stripe pattern of the through-hole section clearly appears for a thinned image, and binary coded with the second binary coding means 108. A hole separation means 109 extracts the stripe pattern of a through-hole zone from the output of the second binary coding means 108, and the image so obtained is interpolated and magnified to an image of

BEST AVAILABLE COPY

original magnification with an interpolation and magnification means 110. A defect detection means 111 performs theoretical operation with a binary coded image for hole filling and detects a disagreement zone. Namely, this disagreement zone is detected as a defect in the land section of the printed circuit board 101.

[Claim(s)]

[Claim 1] An image input means to picturize the circuit pattern formed on the printed circuit board, A modulation light generating means to become irregular with a predetermined period by the transmitted light, and to illuminate said printed circuit board, The 1st binary-ized means which changes the shade image from said image input means into a binary image, An infanticide cutback means to thin out said shade image at the predetermined spacing, and to reduce, and the 2nd binary-ized means which changes said reduced shade image into a binary image, A circuit pattern, a hole separation means to separate a through hole, and a interpolation amplification means to expand said separated through hole image to the original scale factor, Circuit pattern test equipment equipped with the defective detection means which carries out arbitrary dose expansion and carries out logical operation of the through hole image separated while making up for the through hole section of a circuit pattern.

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the circuit pattern test equipment for inspecting the defect of the circuit pattern in a printed circuit board, a photo mask, etc.

[0002]

[Description of the Prior Art] Conventionally, it depended for inspection of defects, such as a printed circuit board, on the visual inspection by human being. However, a miniaturization and lightweight-izing of a product take for progressing, and minute-izing and complication of a circuit pattern are progressing further. In such a situation, it is difficult to continue a very minute circuit pattern moreover for a long time, human being maintaining a high inspection precision, and automation of inspection is desired strongly. In inspection of the substrate which has especially a through hole, the time limits/maintenance check of the line breadth of a circuit pattern differs from the time limits/maintenance check of the seat remaining width of face of a land, and since it is necessary to separate the through hole section and a circuit pattern and to inspect according to an individual, its complexity of inspection is increasing further. If the separation approach of a circuit pattern and the through hole section is divided roughly in a through hole substrate, the approach of making two waves the transmitted illumination light and reflected illumination light which are irradiated from the lower part of a substrate, separating wavelength, and detecting by the sensor according to two individuals, and one sensor will detect the reflected light and the transmitted light, and the method of separating a through hole will be raised from the image data in which a reflected image and a transmission image are intermingled. Since transmitted illumination light is modulated synchronizing with the level period of a CCD camera, a striped pattern is formed in the through hole section, it dissociates from the image data in which the reflected light and the transmitted light are intermingled and the latter method can separate the through hole section easily by the partial processing by mask scan, it is explained as a conventional example below.

[0003] Drawing 10 is the block diagram of conventional circuit pattern test equipment. this drawing -- setting -- 1000 -- a printed circuit board and 1001 -- a lighting system and 1002 -- a modulation light generator and 1003 -- a CCD camera and 1004 -- for an edge detecting element and 1007, as for the contraction processing section and 1009, the expansion processing section and 1008 are [a binary-ized circuit and 1005 / the hole separation processing section and 1006 / the expansion processing section and 1010] defective detecting elements. Actuation of the circuit pattern test equipment constituted as mentioned above is explained below. A printed circuit board 1000 is illuminated from the upper part and a lower part by the lighting system 1001 and the modulation light generator 1002, and the reflected light and the transmitted light which passes through a through hole are simultaneously detected by CCD camera 1003 using a 1-dimensional CCD sensor etc. At this time, the modulation light generator 1002 modulates the illumination light so that it may blink per one line synchronizing with the level period of a CCD sensor. The binary-ized circuit 1004 makes the shade image from a CCD camera binary, and a circuit pattern changes [1 and the base material section] it into the binary image with which the striped pattern of 1 and 0 was formed at 0 and the through hole section. The hole separation processing section 1005 carries out the separation extract of the through hole image from the striped pattern of said binary image to the Sulu hall section, and the defective detecting element 1010 detects the defect of the land of a through hole from said through hole separation image and the binary image from the binary-ized circuit 1004. In the hole separation processing section 1005, a binary image is first changed into a profile image by the edge detecting element 1006, 1 pixel of said profile images is fattened in the expansion processing section 1007, and the striped pattern of the through hole section is painted out. The contraction processing section 1008 contracts 3 pixels of said expansion images, eliminates images other than the through hole section, and obtains the contraction image of the through hole section. Moreover, the expansion processing section 1009 fattens 2 pixels of contraction images of said through hole, and amends a through hole image in the original magnitude. In the defective detecting element 1010, an inequality part is detectable as a defect of the land of a through hole by carrying out logical operation of the arbitrary dose expansion processing to the binary image which gave the through hole image separated while making up for the through hole section of a circuit pattern, and was made up for.

[0004]

[Problem(s) to be Solved by the Invention] In the above, the through hole section of a binary-ized image was made to generate a striped pattern, and by modulating transmitted illumination light per one line explained the method which contracts and expands an edge image and separates a through hole image. This approach separates a through hole from the detection image of one sensor by simple mask processing, and can say it as the promising approach the defect of a land is certainly detectable.

[0005] However, it is difficult for this method to obtain an exact through hole image, if the striped pattern stabilized in the through hole section is not formed, when S/N of the shade picture signal from a CCD sensor deteriorates, crushing and an omission occur to the striped pattern of the through hole section, and it becomes difficult to divide a through hole image into stability. As a degradation factor of S/N of a CCD sensor, a dark current property and an after-image property are raised. Generally, a single dimension CCD sensor arranges a photodiode on a straight line, a CCD shift register is arranged in parallel to it, the charge by which light-receiving are recording was carried out at the photodiode is read into a CCD shift register by the shift gate pulse 1 level period, the charge of a CCD shift register is shifted synchronizing with a

pixel clock, and the configuration which takes out the picture signal of 1 scan is taken. For example, "Goto: In trend" (a television institute magazine, Vol.44, No.2, pp.122-126 (1990)) of a high density line sensor, the technical trend of a CCD line sensor in recent years is explained, and the improvement of sensibility and S/N has been a technical technical problem with the densification and improvement in the speed of a sensor. In order to obtain a high-definition image especially, reduction of an output and reduction of an after-image are raised as a technical problem at the time of dark. At the time of dark, an output is an output in the condition that incidence of the light is not carried out to a sensor, and is the property of deciding the minimum of the dynamic range of a sensor. Moreover, an after-image is the phenomenon in which the charge accumulated in the photodiode has not moved to a CCD shift register thoroughly, and the left charge is outputted to a certain scan period at the next scan period, and since the signal of a certain line and next line mixes and outputs, the gradation nature of the direction of vertical scanning falls. This after-image property has big effect on the detection property of the modulation light in the through hole section. The property of the modulation light in the through hole section is shown in drawing 11. This drawing (a) shows the detection approach of modulation light in case the image formation scale factor (projection image: photographic subject) of a CCD camera is $1:k$ ($k > 1$). The light from the modulation light light source 1104 is diffused with the diffusion plate 1103, and illuminates the through hole 1102 of a printed circuit board 1101. The transmitted light 1106 which passes through a through hole among illumination light, and the reflected light 1107 of a through hole wall are detected by CCD camera 1105. This drawing (b) shows the gradation property of a carrier beam picture signal for the effect of the after-image property detected at this time. Although the transmitted light of a land 1110 and a through hole will be set to 1 if θ_1 is chosen as a threshold at the time of making it binary in the binary-ized circuit 1004, the reflected light of the through hole wall 1111 is set to 0, and a striped pattern is not formed. Moreover, when a threshold θ_2 is chosen, the striped pattern of the through hole section is applied, is crushed, and has the problem that an exact binary image cannot be obtained.

[0006] In view of the technical problem of the above-mentioned conventional technique, this invention is an easy configuration, forms accuracy and the stable modulation striped pattern in the through hole section, and aims at offering the circuit pattern test equipment which enables inspection of the seat piece of a land etc.

[0007]

[Means for Solving the Problem] An image input means to picturize the circuit pattern with which this invention was formed on the printed circuit board in order to attain this object, A modulation light generating means to become irregular with a predetermined period by the transmitted light, and to illuminate said printed circuit board, The 1st binary-ized means which changes the shade image from said image input means into a binary image, The infanticide cutback means which thins out an input image at the predetermined spacing, and the 2nd binary-ized means which changes an infanticide image into a binary image, A hole separation means to separate a circuit pattern and the through hole section in an infanticide image, It has the configuration of a interpolation amplification means to expand said separated through hole image to the original scale factor, and the defective detection means which carries out arbitrary dose expansion and carries out logical operation of the through hole image separated while making up for the through hole section of a circuit pattern.

[0008]

[Function] An inequality part is detectable as a defect of the land of a through hole by

carrying out logical operation of this invention to the binary image which gave the through hole image which separated a circuit pattern and the through hole section, and was separated by the above-mentioned configuration while making up for the through hole section of a circuit pattern, and made up for arbitrary dose expansion processing.

[0009]

[Example] Hereafter, one example of this invention is explained, referring to a drawing.

[0010] Drawing 1 is the block block diagram of the pattern test equipment in one example of this invention. The image input means equipped with diffusion lighting systems, such as a ring-like light guide, and image pick-up equipments, such as a CCD camera of 104, in drawing 1, [in / 101 and / in 105 / 102] [a printed circuit board] A modulation light generating means for 103 to modulate the light which penetrates a through hole and to illuminate, 1st binary-ized means by which 105 changes a shade image into a binary image, an infanticide cutback means for 106 to thin out an input image at intervals of a line, and to reduce an image, 2nd binary-ized means by which 107 changes said infanticide cutback image into a binary image, A hole separation means by which 108 separates a circuit pattern and the through hole section, While a interpolation amplification means for 109 to interpolate the separated through hole image for every line, and to expand to the same scale factor as an input image, and 110 pile up said interpolated through hole image and making up for the through hole section A defective detection means to detect an inequality part by the logical operation of the image and stopgap binary image which expanded the through hole image, and to detect the defect of a through hole is shown.

[0011] The actuation is explained about the pattern test equipment constituted as mentioned above. First, it illuminates with the diffusion lighting systems 102, such as a ring-like light guide, from the upper part of the circuit pattern formed on the printed circuit board 101, and inputs as a shade image with the image input means 105 equipped with the image pick-up equipments 104, such as a CCD camera. At this time, the illumination light modulated with the predetermined period from the lower part of a printed circuit board 101 by coincidence is irradiated, and it inputs into the image input means 105. This example explains the example which used the CCD camera of a single dimension for image pick-up equipment.

[0012] A printed circuit board 101 is installed on the trolley table which is not illustrated, and drives a CCD camera synchronizing with a trolley table. If the transmitted light is blinked per two lines in the modulation light generating means 103 synchronizing with the horizontal synchronization SYNC of a single dimension CCD sensor at this time, the shade image obtained from image pick-up equipment 104 will turn into an image with which picture signal level was modulated per two lines in the direction of vertical scanning in the through hole field. Drawing 2 is drawing showing the relation of the output signal of the level period SYNC of a single dimension CCD sensor, input light, and a sensor. This drawing (a) shows the case where this drawing (b) modulates input light the two whole periods, when input light is modulated for every period synchronizing with SYNC. the case of this drawing (a) -- the after-image property of a CCD sensor -- ** -- since the signal of two periods which become each other interferes each other, the modulating signal of a narrow range is detected to the dynamic range ($0 \sim V_{sat}$) of a sensor. In this case, it becomes difficult to form the striped pattern stabilized in the through hole section by binary-ized processing mentioned later. on the other hand, the case of (b) -- the too same reason -- ** -- although the signal of two periods which become each other interferes and suits and a transient response signal output is obtained, the signal S2 and S4 which

received light in the level period T2 and T four boil comparatively, and are not influenced of the dynamic range lowering by interference of the above-mentioned signal, but serve as the output which reflected the contrast of input light well. In this example, in order for the effect of the after-image of CCD to protect lowering of the detection precision of modulation light in this way, the modulation light generating means 103 illuminates a printed circuit board 101 with the light modulated per two lines synchronizing with the level period of a CCD camera, and the infanticide cutback means 106 chooses the latter picture signal (S2, S4) among the detection light of said two-line unit. With the 1st binary-ized means 106, the shade image from the image input means 105 is changed into the binary image which sets the circuit pattern section to 1 and sets the base material section to 0 predetermined as compared with a threshold. Moreover, the 2nd binary-ized means 108 selects and makes a threshold binary so that the modulation stripes of the through hole section may appear clearly to said thinned-out image, and the image of the striped pattern in which 1 and 0 carried out alternation in the direction of vertical scanning in the through hole section as shown in drawing 3 is obtained. In addition, a spatial filter can be prepared in the preceding paragraph of the 2nd binary-ized means 108, modulation stripes can be emphasized, and the binary-ized image stabilized further can also be obtained by enlarging contrast more. The hole separation means 109 extracts the striped pattern of a through hole field from the output of said 2nd binary-ized means 108, and interpolation amplification of the obtained through hole image is carried out in the interpolation amplification means 110 at the image of the original scale factor. In the defective detection means 111, while obtaining the stopgap binary image which made up for the through hole section of the original binary image by said interpolated through hole image, arbitrary dose expansion of the through hole image is carried out, logical operation with said stopgap binary image is performed, and an inequality field is detected. That is, this inequality field will be extracted as a defect of the seat remaining width-of-face contravention in the land of a through hole.

[0013] Next, the modulation light generating means 103, the hole separation means 109, and the defective detection means 111 are further explained to a detail.

[0014] The block diagram of the optical system centering on the modulation light generating means 109 is shown in drawing 4. this drawing -- setting -- 401 -- a printed circuit board and 402 -- an optical lens and 403 -- a CCD camera and 404 -- a ring-like light guide and 405 -- the light source of a halogen lamp etc., and 406 -- a diffusion plate and 407 -- in the line light sources, such as an LED array, and 408, the actuation circuit of a CCD camera and 411 show the pixel clock (it outlines Following CLK) of a CCD camera, and, as for a line light source driver and 409, 412 shows the horizontal synchronization clock (it outlines Following SYNC) of a CCD camera, as for a frequency divider and 410. The actuation is explained below. The illumination light from the light source 405 illuminates a printed circuit board 401 by the ring-like light guide 404. Simultaneously, the illumination light from the line light source 407 penetrates the through hole of a printed circuit board 401 through the diffusion plate 406, and incidence is carried out to a CCD camera. CLK411 and SYNC412 are supplied by the actuation circuit 410, and a CCD camera outputs a shade picture signal from an output terminal 413. At this time, 4 dividing of line light sources 407 is carried out in SYNC412 in a frequency divider 209, and they are supplied to the line light source driver 408. Thereby, synchronizing with SYNC412, every two periods, the line light source 407 serves as S2 and a signal with contrast strong against S4 to ON-OFF of the input light in T1 - T four, as the picture signal of flash sushi and the through hole section was shown in drawing 2 (b).

[0015] Next, the block diagram of the hole separation means 107 is shown in drawing 5 , and it explains below. In this drawing, in the binary image with which 501 contained the striped pattern, and 502, a painting-out circuit and 503 show an expansion processing circuit, and 504 shows a contraction processing circuit. The binary image 501 containing a striped pattern as shown by drawing 3 is inputted, and the image which painted out only the striped pattern of the through hole section is generated in the painting-out circuit 502. If at least 1 pixel of pixels which form stripes although the field in which stripes are formed thoroughly is thoroughly smeared away by said painting-out circuit 502 falls out, since a hole may open to a painting-out field, insurance is expected, and it smears away further in the expansion processing circuit 503, a specified quantity graphic form is made small for a field in the continuing ***** better and contraction processing circuit 504, and the area size of a striped pattern is made to suit. Drawing 6 and drawing 7 are used and smeared away to below, and picture signal processing of a circuit 502, the expansion processing circuit 503, and the contraction processing circuit 504 is explained to it in more detail. Drawing 6 (a) shows the configuration of the aperture scan processing in the painting-out circuit 502. When a 3x3 scan aperture for the binary picture signal with which 601 contains a striped pattern in this drawing, and 603 to detect the alternation of a pattern, and 604-607 detect the alternation of a pattern, 1, the alternation detector which outputs 0 when not detecting, the 3x3 scan aperture in which 608-609 scan the output image of said alternation detector, the contraction circuit where 612-615 contract 1 pixel of output images of said alternation detector, and 616 show an AND circuit. The binary image 601 is scanned by the 3x3 scan aperture 603, and the changing point (1-0, or 0-1) of a picture signal is detected in the alternation detectors 604-607. Although the aperture scanning circuit using line memory is a well-known technique and detailed explanation is omitted, a series of processings of drawing 6 (a) shall be performed while shifting 1 pixel at a time synchronizing with the pixel clock CLK which is not illustrated. Processing in the alternation detectors 604-607 is performed using the pixels d0-d8 of the 3x3 scan aperture shown in drawing 6 (b), and can be calculated with the logical expression of (1) · [respectively / (several 1)] (4).

[0016]

[Equation 1]

$$(d0 \cdot d1 \cdot d3) \cdot (d0 + d1 + d3) \quad \dots (1)$$

$$(d0 \cdot d3 \cdot d5) \cdot (d0 + d3 + d5) \quad \dots (2)$$

$$(d0 \cdot d5 \cdot d7) \cdot (d0 + d5 + d7) \quad \dots (3)$$

$$(d0 \cdot d7 \cdot d1) \cdot (d0 + d7 + d1) \quad \dots (4)$$

[0017] As for the output of the alternation detectors 604-607, 1-pixel contraction processing is performed according to an individual by the contraction circuits 612-615. The processing in the contraction circuits 612-615 can be calculated with the logical expression of (several 2).

[0018]

[Equation 2]

$$d0 \cdot d1 \cdot d3 \cdot d5 \cdot d7$$

[0019] The output image of the contraction circuits 612-615 is inputted into AND

circuit 616, each common area is detected, and the image 602 which painted out only the striped pattern of the through hole section can be obtained.

[0020] Drawing 7 shows the nxn scan aperture used in the expansion processing circuit 503 and the contraction processing circuit 504. The expansion processing circuit 503 is the processing which blows up N pixels of input images in all the directions, for example, even if the hole of a magnitude N pixel is in said filling area, it can crush a hole by swelling N pixels. Specifically, it realizes by performing OR operation of all the pixels below a number N in drawing 7. The contraction processing circuit 504 is the processing which contracts M pixels of input images to reverse in all the directions, and it realizes by performing the AND operation of all the pixels below a number M in drawing 7.

[0021] Next, concrete processing of the defective detection means 111 is explained using drawing 8. The image with which 801 carried out the separation extract of the Sulu hall in this drawing, the image with which, as for 802, the circuit pattern and the striped pattern were intermingled, the image with which, as for the expansion processing circuit 1,803, 806 buried the through hole section, the through hole image with which 807 expanded in the expansion processing circuit 2,804, and 805 are the seat remaining width-of-face contravention signals of a land. Predetermined carries out size expansion of the through hole image from the interpolation amplification means 110, the expansion processing circuit 806 is fitted to the through hole size of the pattern hole mixture image 802, and the stopgap image 802 is obtained by the next logical circuit 809. Next, in the expansion processing circuit 807, it expands by the tolerance drawing prime factor of the land width of the through hole section. For example, when detecting the land width of under 50-micron width of face with the resolution of 10 micrometers, 5 pixels should just expand. In a logical circuit 809, logical operation of the expansion image 804 of a through hole and the stopgap image 803 is performed, the inequality section is detected, and the seat remaining width-of-face contravention signal 805 is outputted. The example of processing of the defective detection means 111 is shown in drawing 9. A shadow area is a defective part of the land detected as an inequality field 903.

[0022] as mentioned above, the striped pattern stabilized a pattern in the through hole section by choose the large line of contrast form, the through hole field a field became a striped pattern from a binary image separate, interpolation amplification processing carry out, a land width carry out [lower part lighting modulate per two or more lines,] expansion processing several tolerance pixel minutes according to this example, and the defect of a land can detect easily by detect an inequality field by take an exclusive OR with the stopgap signal of the through hole section.

[0023]

[Effect of the Invention] In order that this invention may detect the reflected light image and transmitted light image of a printed circuit board with one image pick-up equipment, may modulate the transmitted light per two or more lines and may choose a scan line as mentioned above, While carrying out the separation extract of the ***** , the alternation of the through hole section which could form the striped pattern stabilized in the through hole section even when an after-image was in image pick-up equipment, and became a striped pattern A land width carries out expansion processing of the through hole image which made up for the through hole and was separated several tolerance pixel minutes. The outstanding circuit pattern test equipment which can moreover set the detection range as arbitration for the defect of the land of a through hole easily by taking an exclusive OR with the stopgap signal of the through hole section is realizable.

[Brief Description of the Drawings]

[Drawing 1] Block schematics of the circuit pattern test equipment in one example of this invention

[Drawing 2] The wave form chart showing the input light and the after-image property of the image pick-up equipment which is the important section of the circuit pattern test equipment in this example

[Drawing 3] The conceptual diagram of the binary image in which the striped pattern of the through hole of the circuit pattern test equipment in this example is shown

[Drawing 4] Block schematics of the modulation light generating means which is the important section of the circuit pattern test equipment in this example

[Drawing 5] Block schematics showing the configuration of the hole separation means which is the important section of the circuit pattern test equipment in this example

[Drawing 6] (a) Detail block schematics of aperture scan processing of the painting-out circuit of the circuit pattern test equipment in this example

(b) The conceptual diagram showing the 3x3 scan aperture of the circuit pattern test equipment in this example

[Drawing 7] The conceptual diagram showing the nxn scan aperture of the circuit pattern test equipment in this example

[Drawing 8] Block schematics of the defective detection means which is the important section of the circuit pattern test equipment in this example

[Drawing 9] The conceptual diagram of the image in which processing of this defective detection means is shown

[Drawing 10] Block schematics of conventional circuit pattern test equipment

[Drawing 11] Gradation property drawing of the picture signal of the through hole section of this circuit pattern test equipment

[Description of Notations]

101 Printed Circuit Board

102 Lighting System

103 Modulation Light Generating Means

104 Image Pick-up Equipment

105 Image Input Means

106 Infanticide Cutback Means

107 1st Binary-ized Means

108 2nd Binary-ized Means

109 Hole Separation Means

110 Interpolation Amplification Means

111 Defective Detection Means

401 Printed Circuit Board

402 Optical Lens

403 CCD Camera

404 Ring-like Light Guide

405 Light Source

406 Diffusion Plate

407 Line Light Source

408 Line Light Source Driver

409 Frequency Divider

410 CCD Actuation Circuit

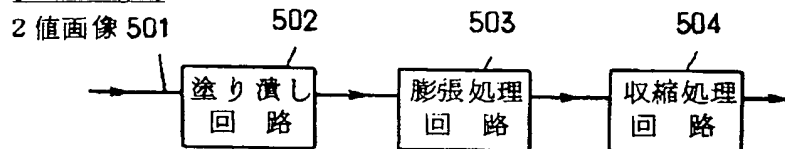
411 Pixel Clock

412 Horizontal Synchronization Clock

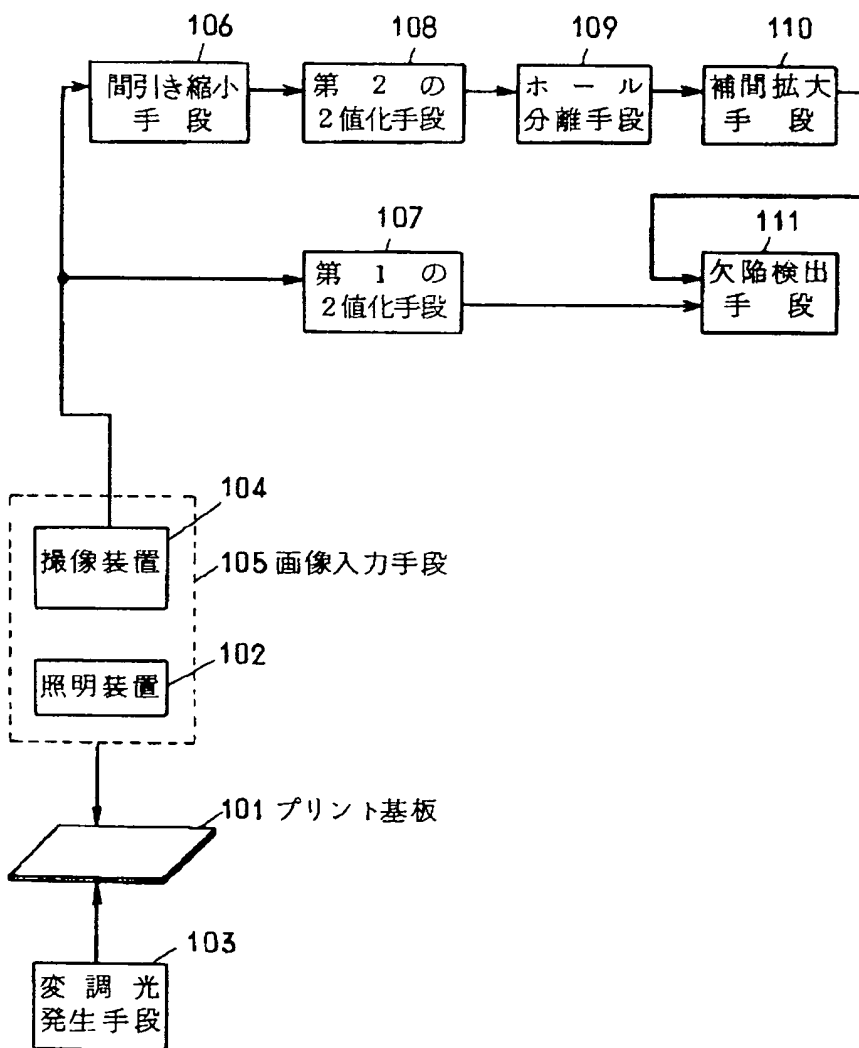
413 Output Terminal
501 Binary Image
502 Painting-Out Circuit
503 Expansion Processing Circuit
504 Contraction Processing Circuit
601 Binary Picture Signal
602 Painting-Out Image
603 3X3 Scan Aperture
604 Alternation Detector 1
605 Alternation Detector 2
606 Alternation Detector 3
607 Alternation Detector 4
608 3X3 Scan Aperture
609 3X3 Scan Aperture
610 3X3 Scan Aperture
611 3X3 Scan Aperture
612 Contraction Circuit
613 Contraction Circuit
614 Contraction Circuit
615 Contraction Circuit
620 3X3 Scan Aperture
801 Hole Separation Image
802 Pattern Hole Mixture Image
803 Stopgap Binary Image
804 Through Hole Image Which Expanded
805 The Seat Remaining Width-of-Face Contravention Signal
806 Expansion Processing Circuit 1
807 Expansion Processing Circuit 2
808 OR Circuit
901 Stopgap Binary Image
902 Through Hole Image Which Expanded
903 Inequality Field
1000 Printed Circuit Board
1001 Lighting System
1002 Modulation Light Generator
1003 CCD Camera
1004 Binary-ized Circuit
1005 Hole Separation Processing Section
1006 Edge Detecting Element
1007 Expansion Processing Section
1008 Contraction Processing Section
1009 Expansion Processing Section
1010 Defective Detecting Element
1101 Printed Circuit Board
1102 Through Hole
1103 Diffusion Plate
1104 Modulation Light Light Source
1105 CCD Camera
1106 Transmitted Light
1107 Reflected Light of through Hole Wall

1110 Land
1111 Through Hole Wall

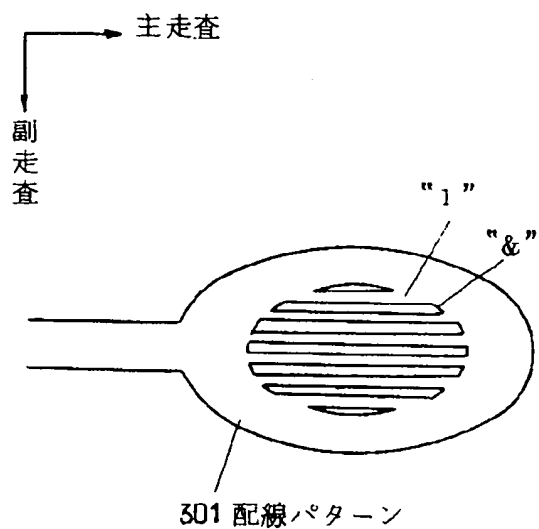
[Drawing 5]



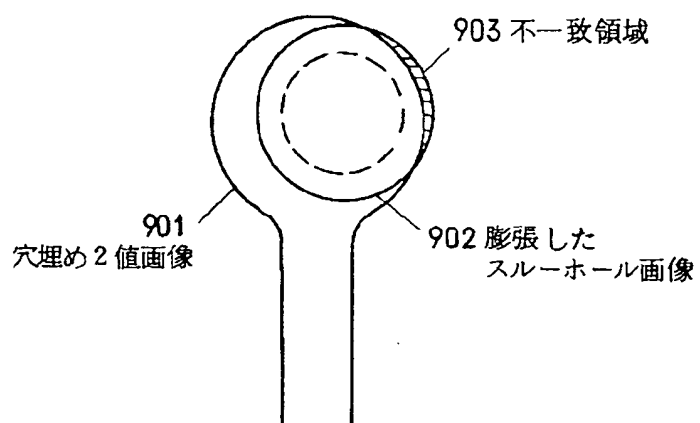
[Drawing 1]



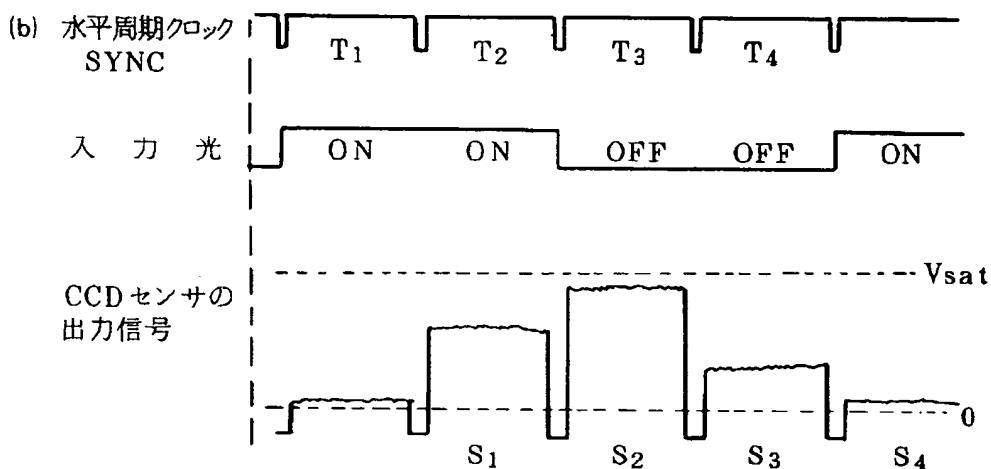
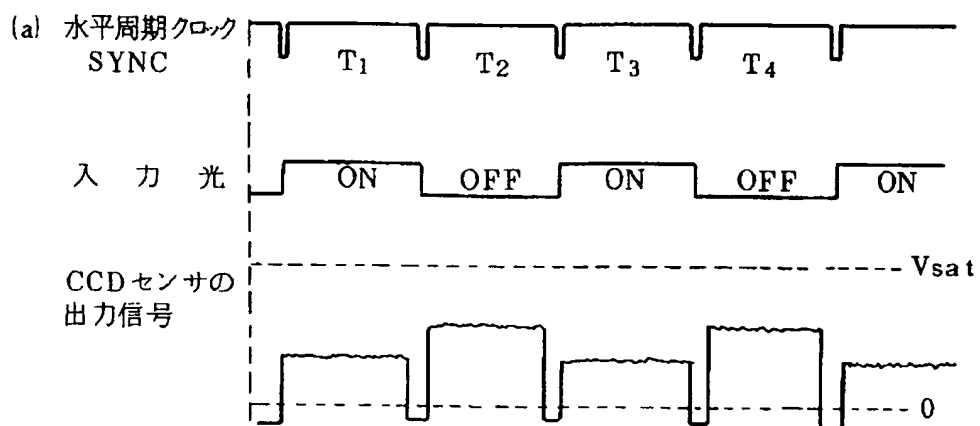
[Drawing 3]



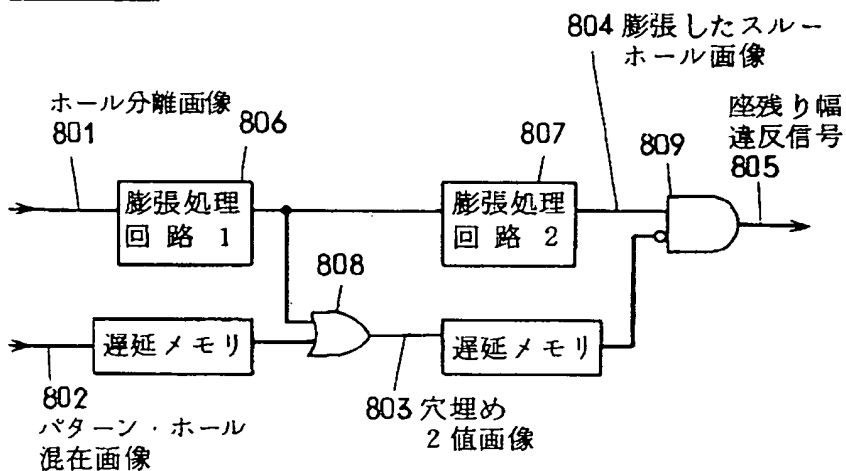
[Drawing 9]



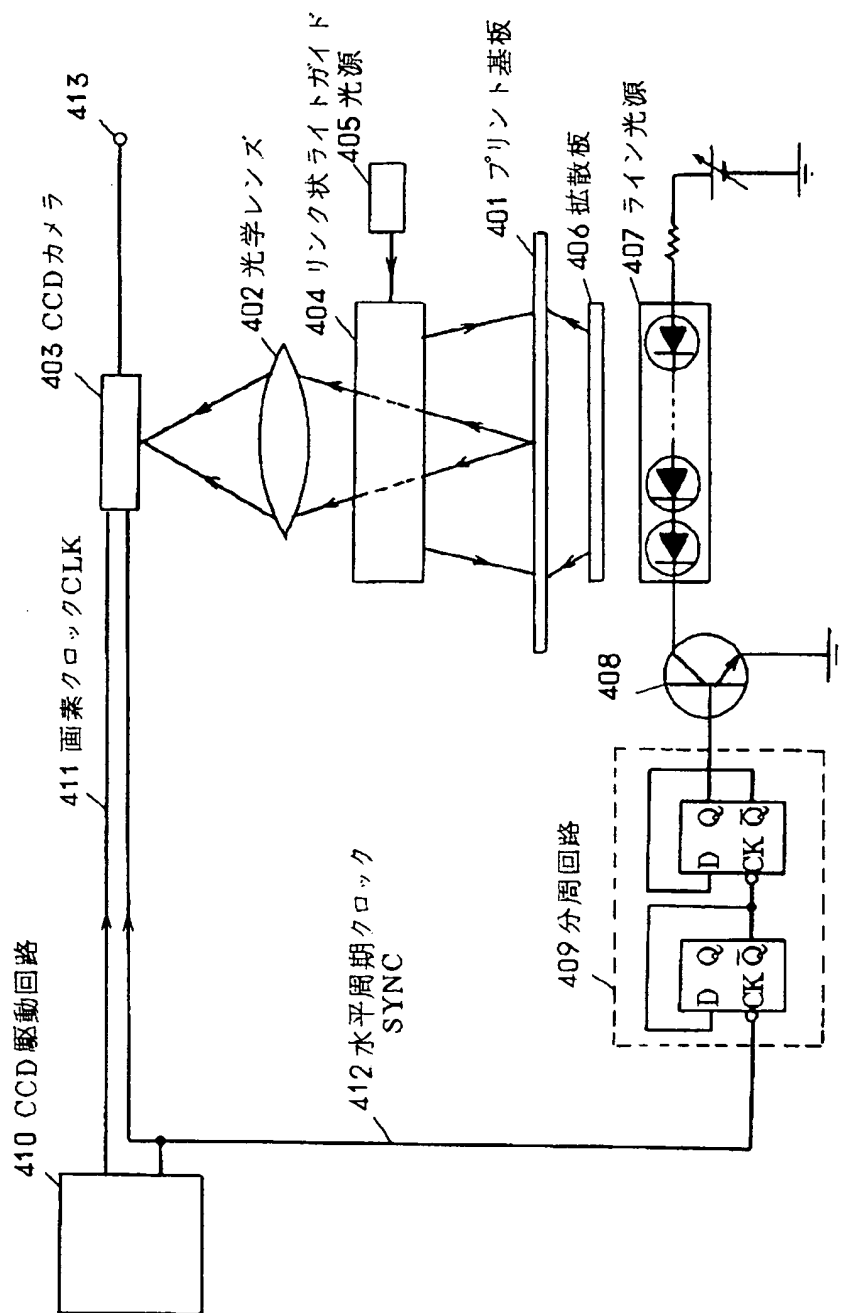
[Drawing 2]



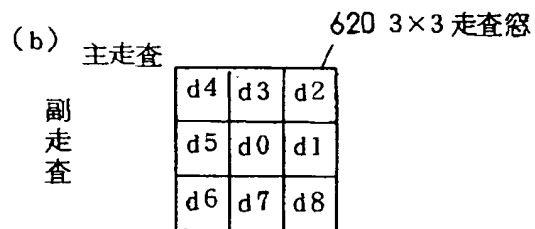
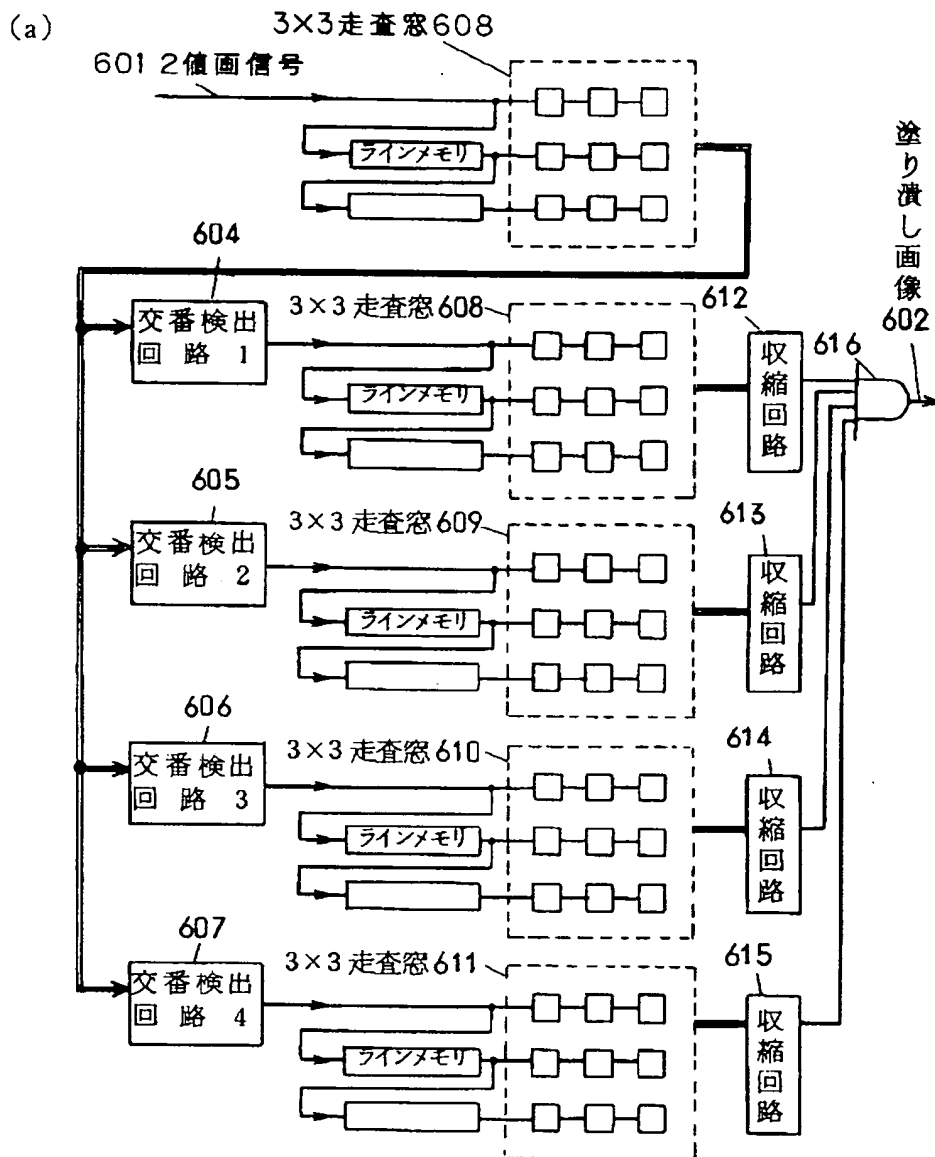
[Drawing 8]



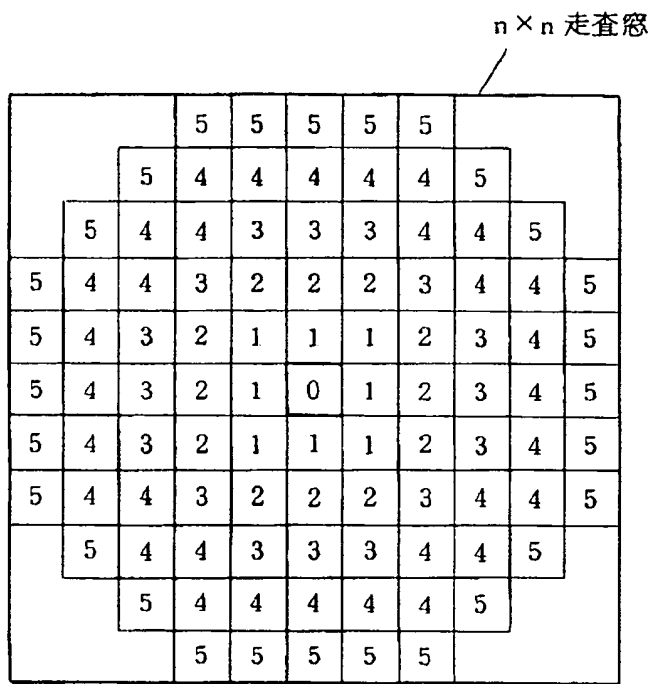
[Drawing 4]



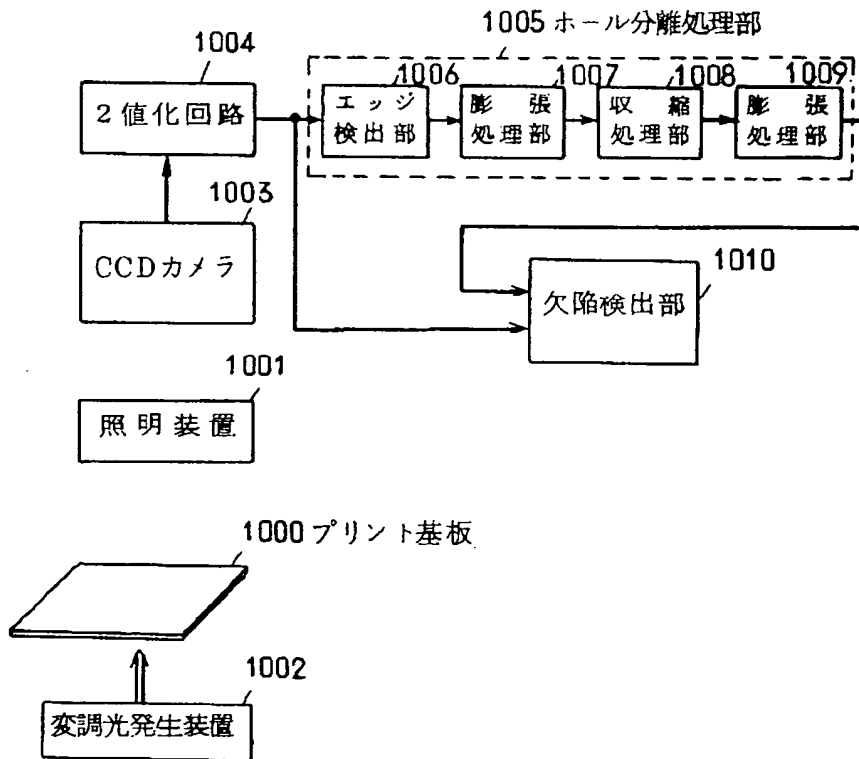
[Drawing 6]



[Drawing 7]

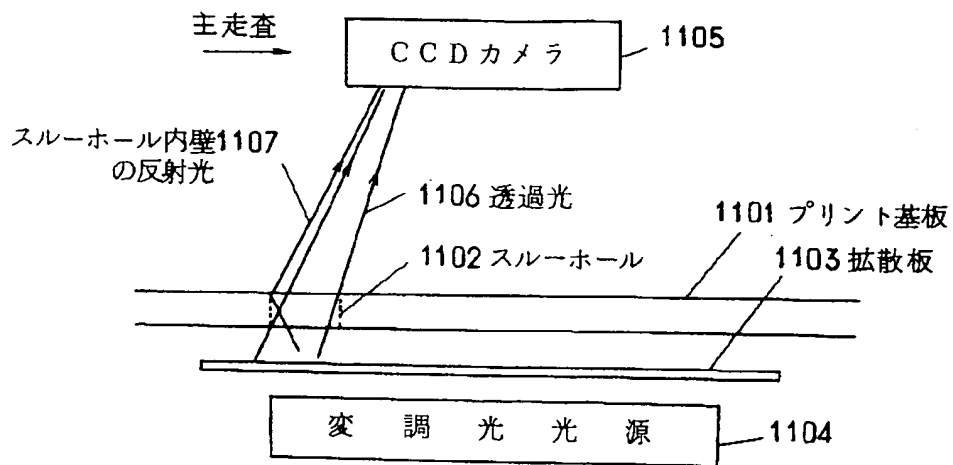


[Drawing 10]

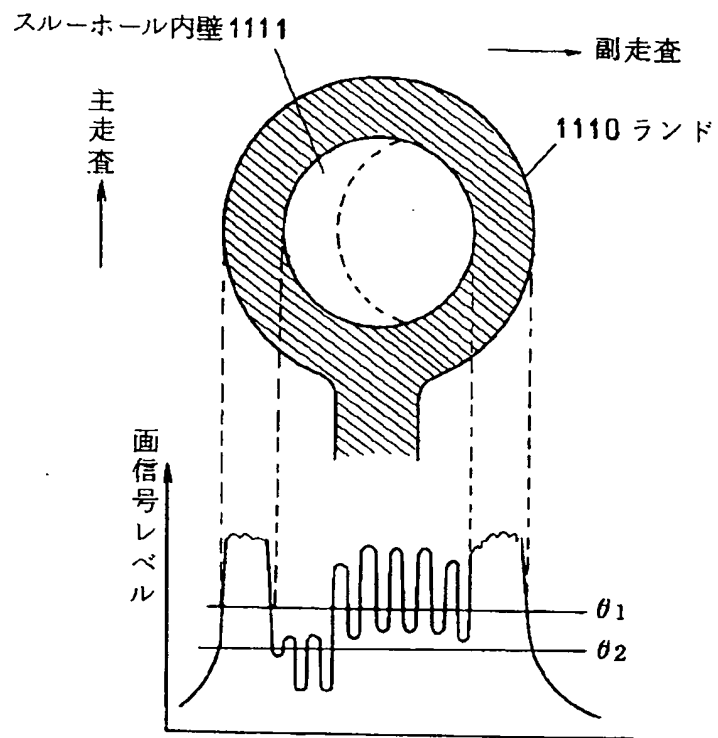


[Drawing 11]

(a)



(b)

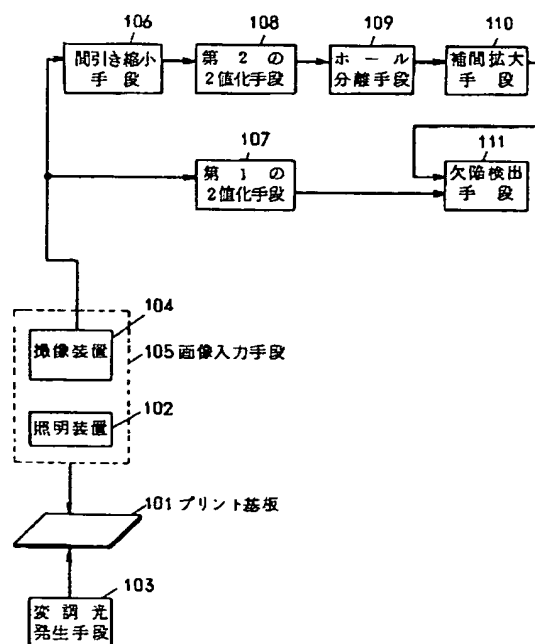


(11)特許出願公開番号

(43)公開日 平成5年(1993)3月9日

審査請求 未請求 請求項の数 1 (全 12 頁)

[最終頁に続く](#)



【特許請求の範囲】

【請求項1】 プリント基板上に形成された配線パターンを撮像する画像入力手段と、前記プリント基板を透過光により所定の周期で変調して照明する変調光発生手段と、前記画像入力手段からの濃淡画像を2値画像に変換する第1の2値化手段と、前記濃淡画像を所定の間隔で間引いて縮小する間引き縮小手段と、前記縮小した濃淡画像を2値画像に変換する第2の2値化手段と、配線パターンとスルーホールを分離するホール分離手段と、前記分離したスルーホール画像を元の倍率に拡大する補間拡大手段と、配線パターンのスルーホール部を穴埋めすると共に分離したスルーホール画像を任意量膨張し論理演算する欠陥検出手段を備えた配線パターン検査装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、プリント基板やホトマスク等における配線パターンの不良を検査するための配線パターン検査装置に関するものである。

【0002】

【従来の技術】従来、プリント基板等の不良の検査は人間による目視検査に頼っていた。ところが、製品の小型化や軽量化が進むに連れ、配線パターンの細密化や複雑化がより一層進んでいる。このような状況の中で、人間が高い検査精度を保ちつつ非常に細密な配線パターンをしかも長時間続ける事が難しくなっており、検査の自動化が強く望まれている。特にスルーホールを有する基板の検査においては、配線パターンの線幅の検査基準とランドの座残り幅の検査基準は異なり、スルーホール部と配線パターンとを分離し個別に検査する必要があるため、より一層検査の複雑さが増している。スルーホール基板において、配線パターンとスルーホール部の分離方法を大別すると、基板の下方から照射する透過照明光と反射照明光を2波長とし波長を分離し2つの個別のセンサで検出する方法と、1つのセンサで反射光と透過光を検出し、反射像と透過像の混在する画像データからスルーホールを分離する方法とがあげられる。後者の方式は、透過照明光をCCDカメラの水平周期に同期して変調しスルーホール部に縞パターンを形成し、反射光と透過光が混在する画像データから分離するもので、マスク走査による局所処理で容易にスルーホール部を分離できるので、以下に従来例として説明する。

【0003】図10は従来の配線パターン検査装置のブロック図である。同図において1000はプリント基板、1001は照明装置、1002は変調光発生装置、1003はCCDカメラ、1004は2値化回路、1005はホール分離処理部、1006はエッジ検出部、1007は膨張処理部、1008は収縮処理部、1009は膨張処理部、1010は欠陥検出部である。以上のように構成された配線パターン検査装置の動作を以下に説明する。プリント基板1000は照明装置1001と変

調光発生装置1002によって上方及び下方から照明され、反射光とスルーホールを通過する透過光が同時に、1次元CCDセンサ等を使ったCCDカメラ1003によって検出される。このとき変調光発生装置1002はCCDセンサの水平周期に同期して1ライン単位に点滅するように照明光を変調する。2値化回路1004はCCDカメラからの濃淡画像を2値化し、配線パターンが1、基材部が0、スルーホール部に1と0の縞パターンが形成された2値画像に変換する。ホール分離処理部1005は、前記2値画像からスルーホール部の縞パターンからスルーホール像を分離抽出し、欠陥検出部1010は前記スルーホール分離画像と2値化回路1004からの2値画像から、スルーホールのランド部の欠陥を検出する。ホール分離処理部1005においては、まずエッジ検出部1006で2値画像を輪郭画像に変換し、膨張処理部1007で前記輪郭画像を1画素太らせてスルーホール部の縞パターンを塗り潰す。収縮処理部1008は前記膨張画像を3画素収縮し、スルーホール部以外の画像を消去し、スルーホール部の収縮画像を得る。また膨張処理部1009は前記スルーホールの収縮像を2画素太らせ、スルーホール像を元の大きさに補正する。欠陥検出部1010においては、配線パターンのスルーホール部を穴埋めすると共に分離したスルーホール画像を任意量膨張処理を施し穴埋めした2値画像と論理演算することで不一致部分をスルーホールのランド部の欠陥として検出することができる。

【0004】

【発明が解決しようとする課題】以上、透過照明光を1ライン単位で変調することにより、2値化画像のスルーホール部に縞パターンを発生させ、エッジ画像を収縮や膨張してスルーホール像を分離する方式について説明した。この方法は、1つのセンサの検出画像から簡易なマスク処理によりスルーホールを分離し、確実にランドの欠陥が検出できる有望な方法と言える。

【0005】しかしながら、本方式はスルーホール部に安定した縞パターンが形成されなければ、正確なスルーホール像を得ることが難しく、CCDセンサからの濃淡画信号のS/Nが劣化した場合、スルーホール部の縞パターンに潰れや抜けが発生し、安定にスルーホール像を分離する事が困難となる。CCDセンサのS/Nの劣化要因としては、暗電流特性や残像特性が上げられる。一般に一次元CCDセンサはフォトダイオードを一直線上に配列し、それに並行してCCDシフトレジスタを配列し、1水平周期でフォトダイオードに受光蓄積された電荷をシフトゲートパルスによりCCDシフトレジスタに読み込み、画素クロックに同期してCCDシフトレジスタの電荷をシフトさせ、一走査の画信号を取り出す構成がとられている。例えば「後藤：高密度ラインセンサの動向」（テレビ学会誌、Vol.44、No.2、pp.122~126(1990)）では、近年のCCDラインセンサの技術動向につい

て説明されており、センサの高密度化・高速化に伴い、感度とS/Nの改善が技術課題となっている。特に高画質の画像を得るために暗時出力の低減と残像の低減が課題として上げられている。暗時出力とは、センサに光が入射されていない状態での出力のことで、センサのダイナミックレンジの下限を決める特性である。また残像とは、ある走査周期にフォトダイオードに蓄積された電荷がCCDシフトレジスタに完全に移りきらず、取り残された電荷が次の走査期間に出力される現象で、あるラインと次のラインの信号がまざりあって出力するため副走査方向の階調性が低下する。この残像特性はスルーホール部での変調光の検出特性に大きな影響を及ぼす。図11にスルーホール部での変調光の特性を示す。同図

(a)はCCDカメラの結像倍率(投影像:被写体)が1:k(k>1)の場合の、変調光の検出方法を示す。変調光光源1104からの光は拡散板1103で拡散され、プリント基板1101のスルーホール1102を照明する。照明光のうちスルーホールを通過する透過光1106とスルーホール内壁の反射光1107がCCDカメラ1105で検出される。同図(b)はこのとき検出される残像特性の影響を受けた画信号の階調特性を示すものである。2値化回路1004で2値化する際の閾値として θ_1 を選択するとランド1110とスルーホールの透過光は1となるが、スルーホール内壁1111の反射光は0となり縞パターンが形成されない。また閾値 θ_2 を選択するとスルーホール部の縞パターンは塗り潰れてしまい、正確な2値画像を得られないという問題がある。

【0006】本発明は、上記従来技術の課題を鑑み、簡単な構成で、スルーホール部に正確かつ安定した変調縞パターンを形成し、ランド部の座切れなどの検査を可能とする配線パターン検査装置を提供することを目的とする。

【0007】

【課題を解決するための手段】この目的を達成するために本発明は、プリント基板上に形成された配線パターンを撮像する画像入力手段と、前記プリント基板を透過光により所定の周期で変調して照明する変調光発生手段と、前記画像入力手段からの濃淡画像を2値画像に変換する第1の2値化手段と、入力画像を所定の間隔で間引き間引き縮小手段と、間引き画像を2値画像に変換する第2の2値化手段と、間引き画像において配線パターンとスルーホール部を分離するホール分離手段と、前記分離したスルーホール画像を元の倍率に拡大する補間拡大手段と、配線パターンのスルーホール部を穴埋めすると共に分離したスルーホール画像を任意量膨張し論理演算する欠陥検出手段の構成を有している。

【0008】

【作用】本発明は上記構成によって、配線パターンとスルーホール部を分離し、配線パターンのスルーホール部

を穴埋めすると共に分離したスルーホール画像を任意量膨張処理を施し穴埋めした2値画像と論理演算することで不一致部分をスルーホールのランド部の欠陥として検出することができる。

【0009】

【実施例】以下、本発明の一実施例について、図面を参照しながら説明する。

【0010】図1は本発明の一実施例におけるパターン検査装置のブロック構成図である。図1において、101はプリント基板、105は102におけるリング状ライトガイド等の拡散照明装置と104のCCDカメラなどの撮像装置を備えた画像入力手段、103はスルーホールを透過する光を変調して照明する変調光発生手段、105は濃淡画像を2値画像に変換する第1の2値化手段、106は入力画像を1ラインおきに間引いて画像を縮小する間引き縮小手段、107は前記間引き縮小画像を2値画像に変換する第2の2値化手段、108は配線パターンとスルーホール部とを分離するホール分離手段、109は分離されたスルーホール画像を1ライン毎に補間し入力画像と同じ倍率に拡大する補間拡大手段、110は前記補間されたスルーホール画像を重ね合わせて、スルーホール部を穴埋めすると共に、スルーホール画像を膨張した画像と穴埋め2値画像との論理演算で不一致部分を検出し、スルーホールの欠陥を検出する欠陥検出手段を示す。

【0011】以上のように構成されたパターン検査装置について、その動作を説明する。まず、プリント基板101上に形成された配線パターンの上方からリング状ライトガイド等の拡散照明装置102で照明し、CCDカメラなどの撮像装置104を備えた画像入力手段105で濃淡画像として入力する。この時同時に、プリント基板101の下方から所定の周期で変調された照明光を照射し画像入力手段105に入力する。本実施例では、撮像装置に一次元のCCDカメラを用いた例について説明する。

【0012】プリント基板101は、図示しない移動テーブル上に設置され、移動テーブルと同期してCCDカメラを駆動する。このとき変調光発生手段103において一次元CCDセンサの水平同期SYNCに同期して2ライン単位で透過光を点滅すると、撮像装置104から得られる濃淡画像はスルーホール領域において副走査方向に2ライン単位に画信号レベルが変調された画像となる。図2は一次元CCDセンサの水平周期SYNCと入力光とセンサの出力信号の関係を示す図である。同図

(a)はSYNCに同期して1周期毎に入力光を変調した場合、同図(b)は2周期毎入力光を変調した場合を示す。同図(a)の場合CCDセンサの残像特性によって、となり合う2周期の信号が干渉し合うため、センサのダイナミックレンジ(0~Vsat)に対し狭いレンジの変調信号が検出される。この場合後述する2値化処理

によって、スルーホール部に安定した縞パターンを形成する事が困難となる。これに対し(b)の場合やはり同じ理由でとなり合う2周期の信号が干渉しあい過渡応答的な信号出力が得られるが、水平周期T2とT4において受光した信号S2とS4は、比較的に上記信号の干渉によるダイナミックレンジ低下の影響を受けず、入力光のコントラストを良く反映した出力となる。本実施例においては、このようにCCDの残像の影響によって変調光の検出精度の低下を防ぐため、変調光発生手段103はCCDカメラの水平周期に同期して2ライン単位で変調した光でプリント基板101を照明し、間引き縮小手段106は前記2ライン単位の検出光のうち後者の(S2, S4)画信号を選択する。第1の2値化手段106では、画像入力手段105からの濃淡画像を所定に閾値と比較し、配線パターン部を1、基材部を0とする2値画像に変換する。また第2の2値化手段108は、前記間引かれた画像に対しスルーホール部の変調縞が明瞭に現れるよう閾値を選定して2値化し、図3に示すようにスルーホール部において副走査方向に1と0が交番した縞パターンの画像を得る。なお第2の2値化手段108の前段に空間フィルタを設け変調縞を強調し、よりコントラストを大きくする事により、さらに安定した2値化画像を得ることもできる。ホール分離手段109は前記第2の2値化手段108の出力からスルーホール領域の縞パターンを抽出し、得られたスルーホール画像は補間拡大手段110において元の倍率の画像に補間拡大される。欠陥検出手段111においては、前記補間されたスルーホール画像で元の2値画像のスルーホール部を穴埋めした穴埋め2値画像を得ると共に、スルーホール画像を任意量膨張し、前記穴埋め2値画像との論理演算を行い不一致領域を検出する。つまり、この不一致領域が、スルーホールのランドにおける座残り幅違反の欠陥として抽出されることになる。

【0013】次に、変調光発生手段103、ホール分離手段109、および欠陥検出手段111についてさらに詳細に説明する。

【0014】図4に、変調光発生手段109を中心とした光学系の構成図を示す。同図において、401はプリント基板、402は光学レンズ、403はCCDカメラ、404はリング状ライトガイド、405はハロゲンランプ等の光源、406は拡散板、407はLEDアレイ等のライン光源、408はライン光源ドライバ、409は分周回路、410はCCDカメラの駆動回路、411はCCDカメラの画素クロック(以下CLKと略記する)、412はCCDカメラの水平同期クロック(以下SYNCと略記する)を示す。以下にその動作を説明する。光源405からの照明光は、リング状ライトガイド404によってプリント基板401を照明する。同時

に、ライン光源407からの照明光は、拡散板406を介してプリント基板401のスルーホールを透過してCCDカメラに入射される。CCDカメラは、駆動回路410によりCLK411とSYNC412が供給され、濃淡画像信号を出力端子413より出力する。この時、ライン光源407は、SYNC412を分周回路209で4分周されライン光源ドライバ408に供給される。これにより、ライン光源407は、SYNC412に同期して2周期毎に点滅すし、スルーホール部の画信号は図2(b)に示したようにT1~T4における入力光のON・OFFに対し、S2とS4に強いコントラストをもつ信号となる。

【0015】次に、図5にホール分離手段107のブロック図を示し、以下に説明する。同図において、501は縞パターンを含んだ2値画像、502は塗り潰し回路、503は膨張処理回路、504は収縮処理回路を示す。図3で示したような縞パターンを含んだ2値画像501を入力し、塗り潰し回路502において、スルーホール部の縞パターンだけを塗り潰した画像を生成する。縞が完全に形成されている領域は前記塗り潰し回路502により完全に塗り潰されるが、縞を形成している画素が1画素でも抜け落ちていると、塗り潰し領域に穴があく場合があるため、安全を期してさらに膨張処理回路503で塗り潰し領域を所定量膨らまし、続く収縮処理回路504で所定量図形を小さくし、縞パターンの領域サイズに適合させる。以下に図6及び図7を用いて塗り潰し回路502、膨張処理回路503、収縮処理回路504の画信号処理についてさらに詳しく説明する。図6

(a)は塗り潰し回路502における窓走査処理の構成を示す。同図において601は縞パターンを含む2値画信号、603はパターンの交番を検出するための3×3走査窓、604~607はパターンの交番を検出した場合1、検出しない場合0を出力する交番検出回路、608~609は前記交番検出回路の出力画像を走査する3×3走査窓、612~615は前記交番検出回路の出力画像を1画素縮める収縮回路、616は論理積回路を示す。2値画像601は3×3走査窓603で走査され、交番検出回路604~607において画信号の変化点

(1から0あるいは0から1)が検出される。ラインメモリを用いた窓走査回路は公知の技術であり詳細な説明は省略するが、図6(a)の一連の処理は図示しない画素クロックCLKに同期して1画素ずつシフトしながら行われるものとする。交番検出回路604~607における処理は、図6(b)に示す3×3走査窓の画素d0~d8を用いて行い、それぞれ(数1)の(1)~(4)の論理式で演算できる。

【0016】

【数1】

$$\frac{7}{(d0 \cdot d1 \cdot d3)} \cdot (d0 + d1 + d3) \quad \dots\dots (1)$$

$$\frac{8}{(d0 \cdot d3 \cdot d5)} \cdot (d0 + d3 + d5) \quad \dots\dots (2)$$

$$\frac{9}{(d0 \cdot d5 \cdot d7)} \cdot (d0 + d5 + d7) \quad \dots\dots (3)$$

$$\frac{10}{(d0 \cdot d7 \cdot d1)} \cdot (d0 + d7 + d1) \quad \dots\dots (4)$$

【0017】交番検出回路604～607の出力は、収縮回路612～615により個別に1画素の収縮処理が行われる。収縮回路612～615における処理は(数2)の論理式により演算できる。

【0018】

【数2】

$$d0 \cdot d1 \cdot d3 \cdot d5 \cdot d7$$

【0019】収縮回路612～615の出力画像は論理積回路616に入力され、各々の共通領域が検出され、スルーホール部の縞パターンのみを塗り潰した画像602を得ることができる。

【0020】図7は膨張処理回路503と収縮処理回路504で用いる $n \times n$ 走査窓を示す。膨張処理回路503は入力画像を全方向にN画素膨らませる処理で、例えば前記塗り潰し領域に大きさN画素の穴があってもN画素膨らませることにより穴を潰すことができる。具体的には、図7において番号N以下の全ての画素の論理和演算を行うことで実現される。収縮処理回路504は逆に入力画像を全方向にM画素縮める処理で、図7において番号M以下の全ての画素の論理積演算を行うことで実現される。

【0021】次に欠陥検出手段111の具体的処理について図8を用いて説明する。同図において801はスルーホールを分離抽出した画像、802は配線パターンと縞パターンが混在した画像、806は膨張処理回路1、803はスルーホール部を埋めた画像、807は膨張処理回路2、804は膨張したスルーホール画像、805はランドの座残り幅違反信号である。膨張処理回路806は、補間拡大手段110からのスルーホール画像を所定のサイズ膨張し、パターン・ホール混在画像802のスルーホールサイズに適合させるもので、次の論理回路809によって穴埋め画像802が得られる。次に膨張処理回路807においてスルーホール部のランド幅の許容範囲画素数分膨張する。例えば、分解能 $10\mu m$ で50ミクロン幅未満のランド幅を検出する場合は、5画素膨張すればよいことになる。論理回路809ではスルーホールの膨張画像804と穴埋め画像803の論理演算を行い不一致部を検出し、座残り幅違反信号805を出力する。図9に欠陥検出手段111の処理例を示す。斜線部分が不一致領域903として検出されたラン

ドの欠陥部分である。

【0022】以上のように本実施例によれば、下方照明を複数ライン単位で変調し、コントラストの大きいラインを選択することによりスルーホール部に安定した縞パターンが形成でき、2値画像から縞パターンとなったスルーホール領域を分離し補間拡大処理し、ランド幅の許容範囲画素数分膨張処理し、スルーホール部の穴埋め信号との排他的論理和を取ることで不一致領域を検出することでランドの欠陥を容易に検出できる。

【0023】

【発明の効果】以上のように本発明は、1つの撮像装置でプリント基板の反射光イメージと透過光イメージとを検出し、透過光を複数ライン単位で変調し走査ラインを選択するため、撮像装置に残像がある場合でもスルーホール部に安定した縞パターンを形成でき、縞パターンとなったスルーホール部の交番を検出しを分離抽出すると共に、スルーホールを穴埋めし分離したスルーホール画像をランド幅の許容範囲画素数分膨張処理し、スルーホール部の穴埋め信号との排他的論理和を取ることでスルーホールのランドの欠陥を容易にしかも検出範囲を任意に設定できる優れた配線パターン検査装置を実現できるものである。

【図面の簡単な説明】

【図1】本発明の一実施例における配線パターン検査装置のブロック結線図

【図2】同実施例における配線パターン検査装置の要部である撮像装置の入力光と残像特性を示す波形図

【図3】同実施例における配線パターン検査装置のスルーホールの縞パターンを示す2値画像の概念図

【図4】同実施例における配線パターン検査装置の要部である変調光発生手段のブロック結線図

【図5】同実施例における配線パターン検査装置の要部であるホール分離手段の構成を示すブロック結線図

【図6】(a)同実施例における配線パターン検査装置の塗り潰し回路の窓走査処理の詳細ブロック結線図

(b)同実施例における配線パターン検査装置の 3×3 走査窓を示す概念図

【図7】同実施例における配線パターン検査装置の $n \times n$ 走査窓を示す概念図

【図8】同実施例における配線パターン検査装置の要部

である欠陥検出手段のブロック結線図

【図9】同欠陥検出手段の処理を示す画像の概念図

【図10】従来の配線パターン検査装置のブロック結線図

【図11】同配線パターン検査装置のスルーホール部の画信号の階調特性図

【符号の説明】

101 プリント基板

102 照明装置

103 変調光発生手段

104 撮像装置

105 画像入力手段

106 間引き縮小手段

107 第1の2値化手段

108 第2の2値化手段

109 ホール分離手段

110 補間拡大手段

111 欠陥検出手段

401 プリント基板

402 光学レンズ

403 CCDカメラ

404 リング状ライトガイド

405 光源

406 拡散板

407 ライン光源

408 ライン光源ドライバ

409 分周回路

410 CCD駆動回路

411 画素クロック

412 水平同期クロック

413 出力端子

501 2値画像

502 塗り潰し回路

503 膨張処理回路

504 収縮処理回路

601 2値画信号

602 塗り潰し画像

603 3×3走査窓

604 交番検出回路1

605 交番検出回路2

606 交番検出回路3

* 607 交番検出回路4

608 3×3走査窓

609 3×3走査窓

610 3×3走査窓

611 3×3走査窓

612 収縮回路

613 収縮回路

614 収縮回路

615 収縮回路

10 620 3×3走査窓

801 ホール分離画像

802 パターン・ホール混在画像

803 穴埋め2値画像

804 膨張したスルーホール画像

805 座残り幅違反信号

806 膨張処理回路1

807 膨張処理回路2

808 論理和回路

901 穴埋め2値画像

20 902 膨張したスルーホール画像

903 不一致領域

1000 プリント基板

1001 照明装置

1002 変調光発生装置

1003 CCDカメラ

1004 2値化回路

1005 ホール分離処理部

1006 エッジ検出部

1007 膨張処理部

30 1008 収縮処理部

1009 膨張処理部

1010 欠陥検出部

1101 プリント基板

1102 スルーホール

1103 拡散板

1104 変調光光源

1105 CCDカメラ

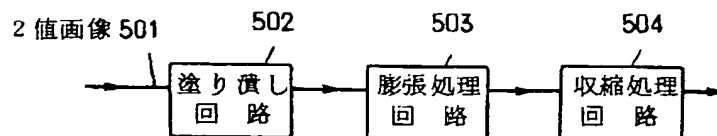
1106 透過光

1107 スルーホール内壁の反射光

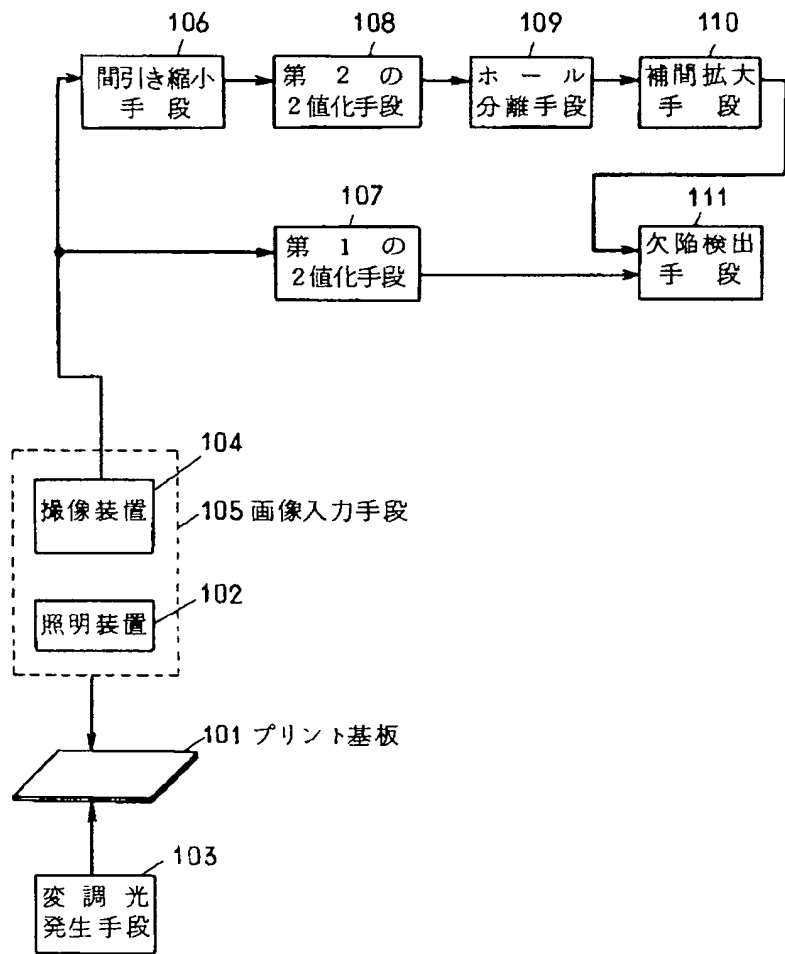
40 1110 ランド

* 1111 スルーホール内壁

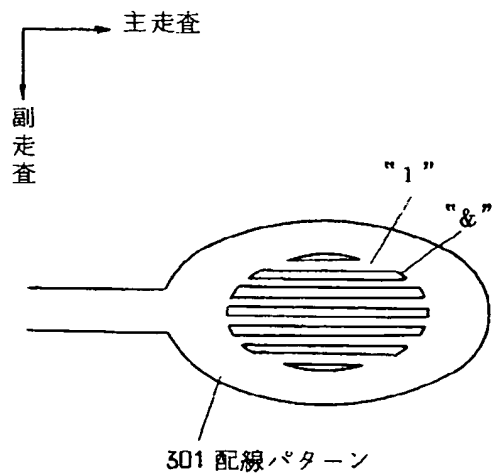
【図5】



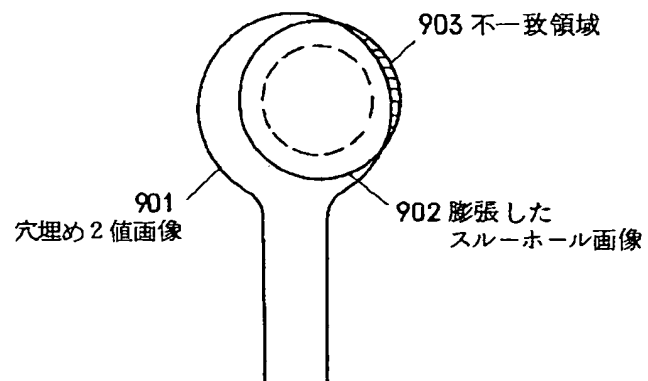
【図1】



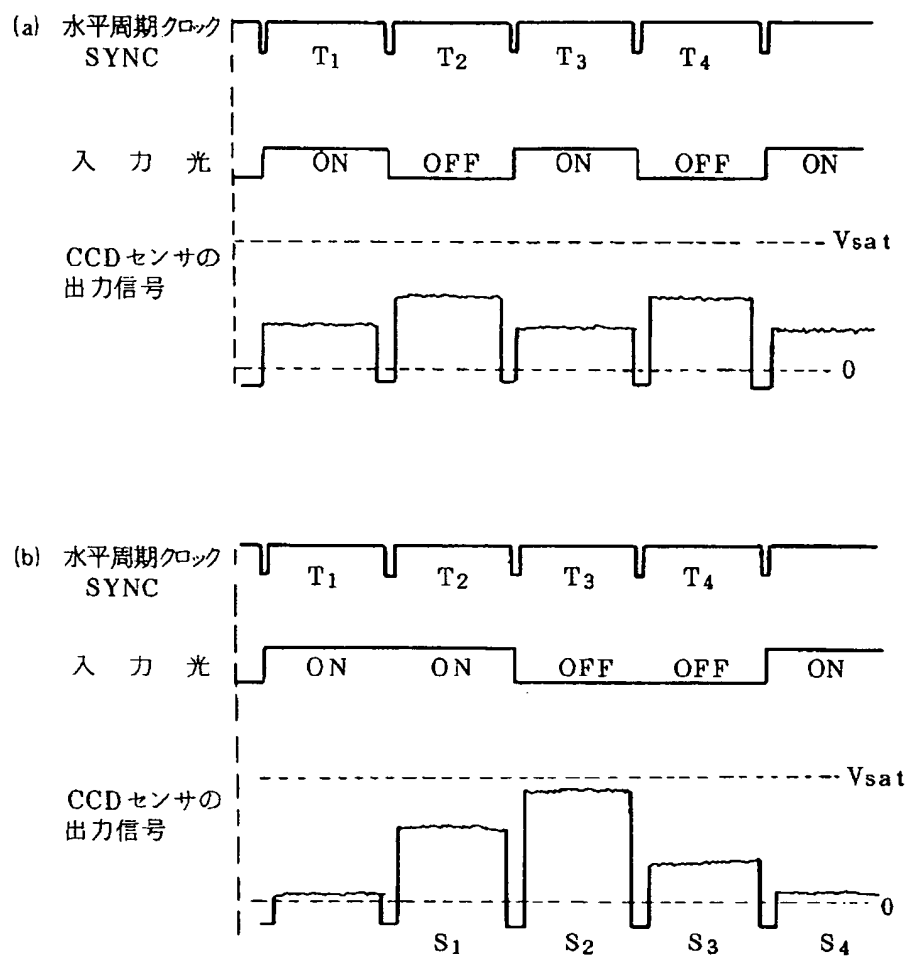
【図3】



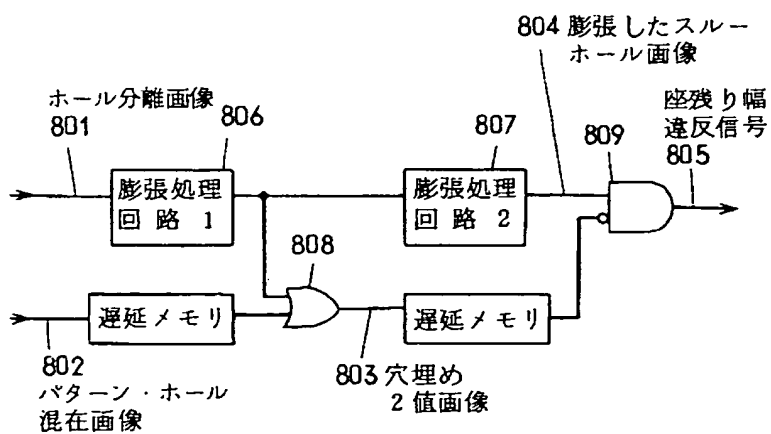
【図9】



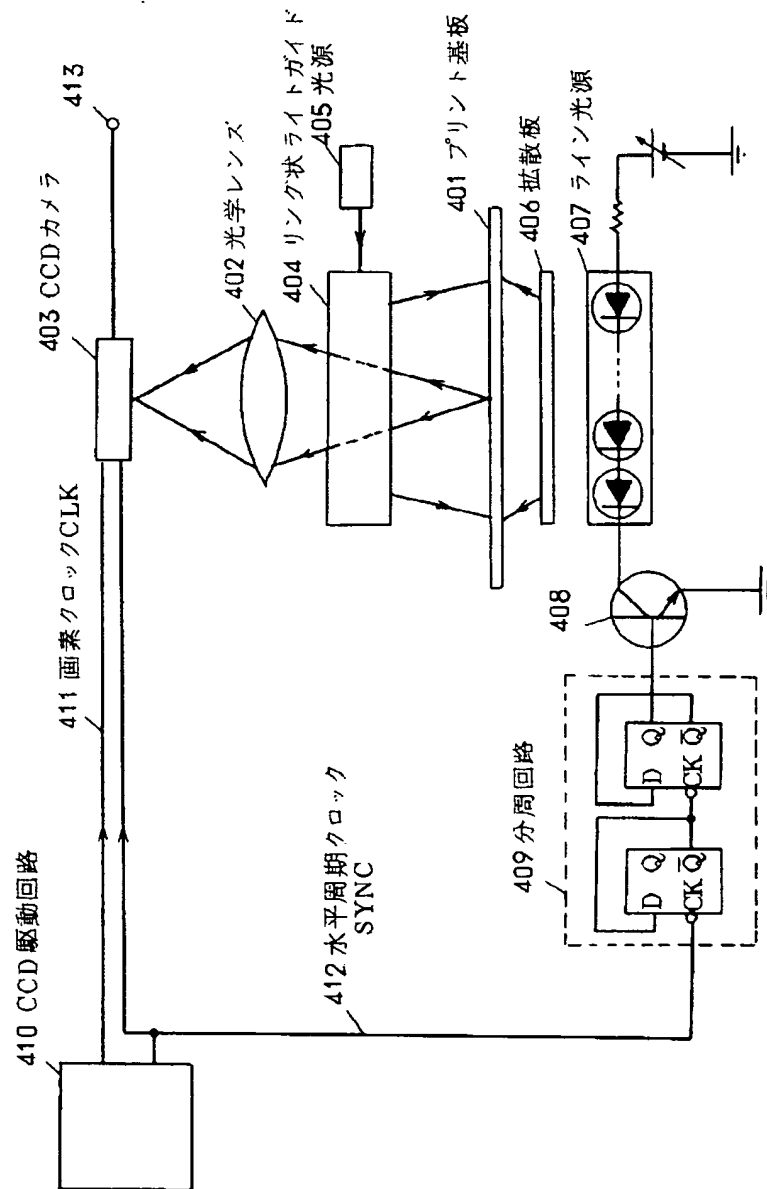
【図2】



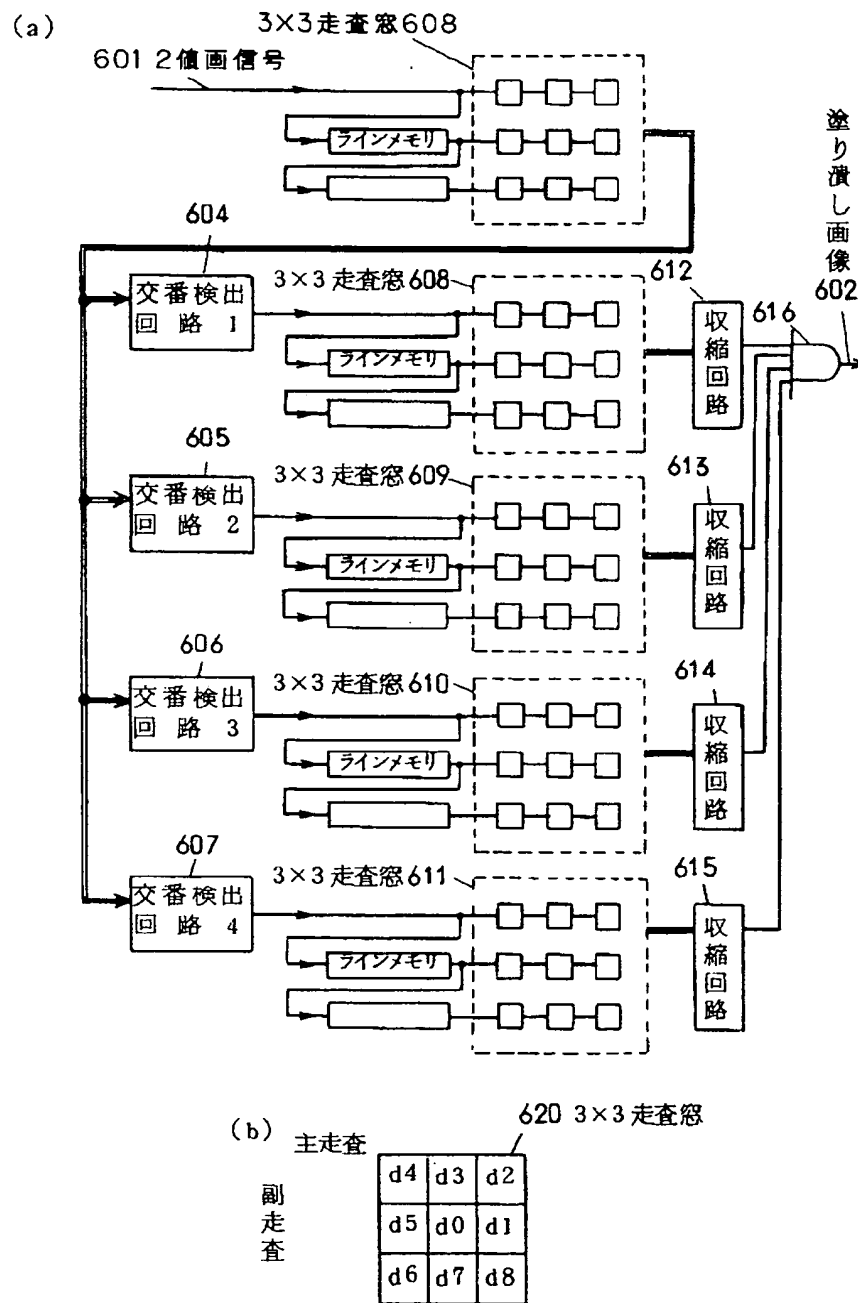
【図8】



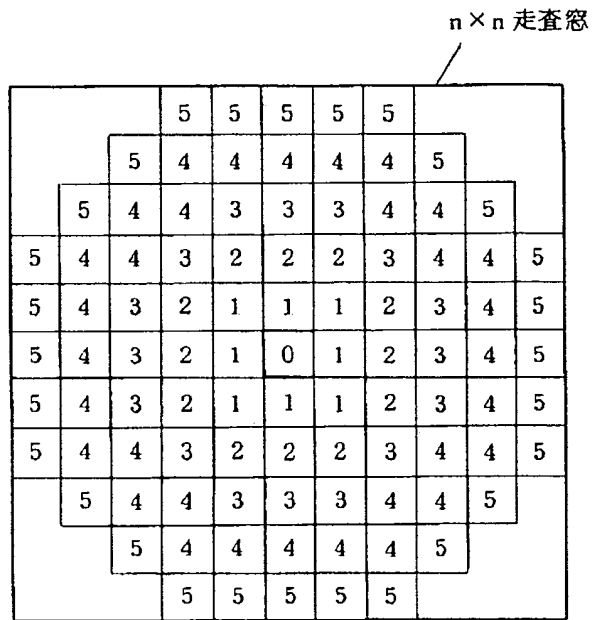
【図4】



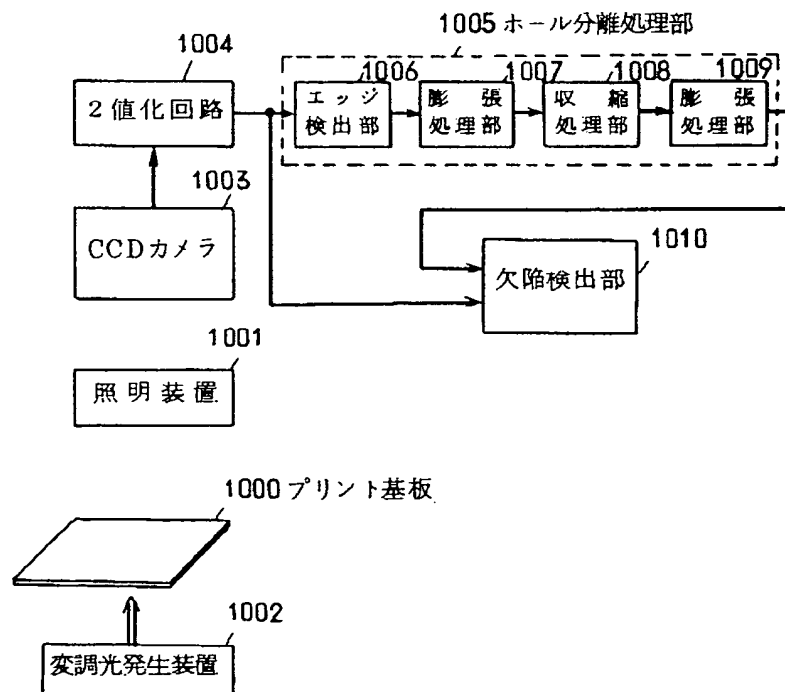
【図6】



【図7】

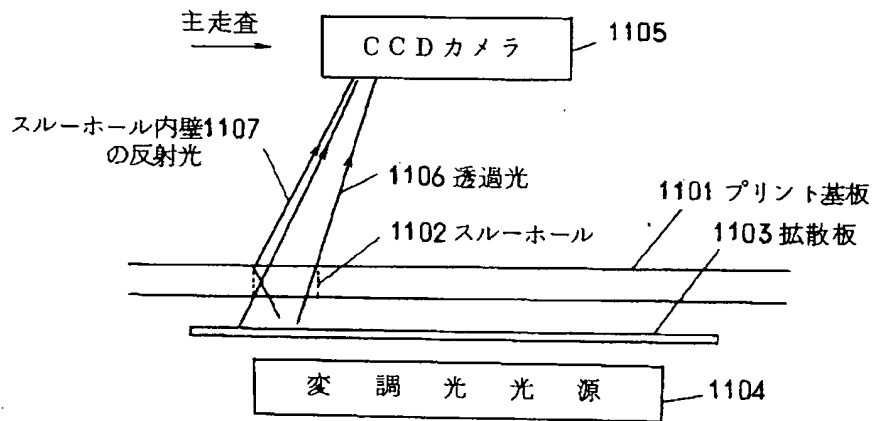


【図10】

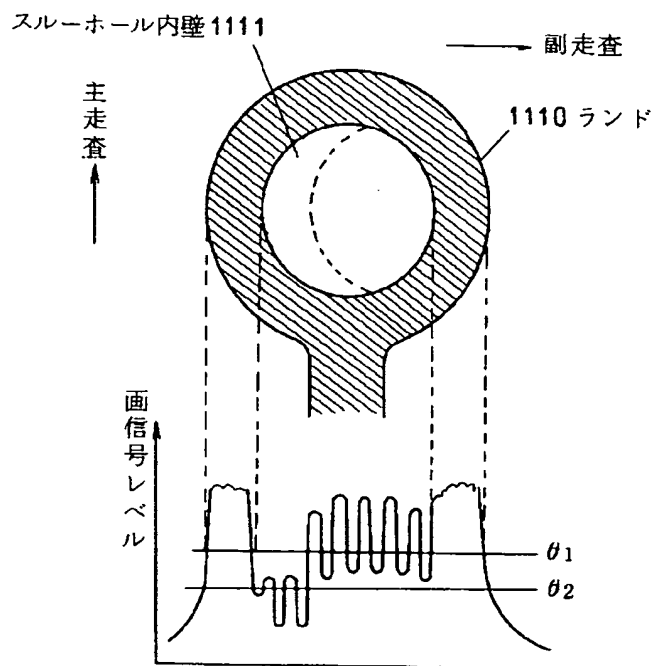


【図11】

(a)



(b)



フロントページの続き

(72)発明者 川上 秀彦
 神奈川県川崎市多摩区東三田3丁目10番1
 号 松下技研株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.